

DC-DC CONVERTER

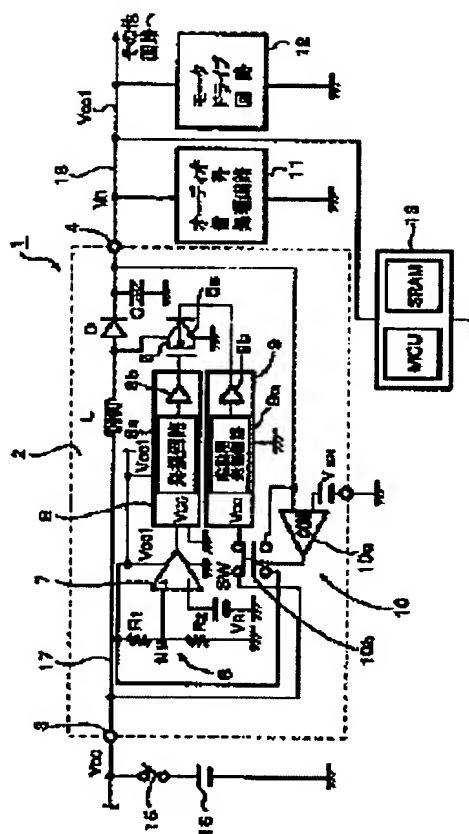
Patent number: JP2001251849
Publication date: 2001-09-14
Inventor: HOSHINO TAICHI
Applicant: ROHM CO LTD
Classification:
 - international: H02M3/155; H02J7/00
 - european:
Application number: JP20000059275 20000303
Priority number(s):

Report a data error here

Abstract of JP2001251849

PROBLEM TO BE SOLVED: To provide a DC-DC converter which has a MOS transistor being operable on the level low voltage of about one or two pieces of batteries.

SOLUTION: A DC-DC converter, which receives power from a battery and generates the power of voltage boosted to specified voltage and supplies it to load, is equipped with a MOS transistor where a parasitic bipolar transistor being inserted in series to or in parallel with load and performing switching to the power supply line of the battery is made in parallel on the side of an output electrode, a control circuit which receives a part of the power outputted to the load side and controls the switching period of this MOS transistor, so that this voltage reaches a specified certain value, according the voltage on load side, and a starting circuit which receives the power from the battery and generates boosted voltage on load side by switching of the parasitic transistor when the voltage of the load is lower than a prescribed voltage value, where the control circuit can be made to turn on or turn off the MOS transistor.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

(2)

【特許請求の範囲】

【請求項1】電池からの電力を受けて所定の電圧まで昇圧した電圧の電力を発生して負荷に供給するDC/DCコンバータにおいて、前記負荷に対して直列あるいは並列に挿入され前記電池の電源供給ラインに対してスイッチングを行う、寄生バイポーラトランジスタが出力電極側において並列に形成されたMOSトランジスタと、前記負荷側に出力する電力の一部を受けてこのMOSトランジスタのスイッチングの期間を前記負荷側の電圧に応じてこの電圧が所定の一定値になるように制御する制御回路と、前記電池からの電力を受け、前記制御回路が前記MOSトランジスタをON/OFFさせることができる所定電圧値より前記負荷の電圧が低いときに、前記寄生バイポーラトランジスタをスイッチングさせて前記負荷側に昇圧電圧を発生させる起動回路とを備えるDC/DCコンバータ。

【請求項2】前記MOSトランジスタは、コレクタウオールと埋込み層とにより囲まれた画成領域にソース領域とドレイン領域とが隣接して形成され、バックゲートの取出領域が前記ソース領域に隣接して形成され、前記ソース領域が前記寄生バイポーラトランジスタのコレクタとなり、前記ドレイン領域が前記寄生バイポーラトランジスタのエミッタとなり、前記バックゲートがベース電極とされる請求項1記載のDC/DCコンバータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、DC/DCコンバータに関し、詳しくは、乾電池1本乃至2本程度で駆動する音響機器、例えば、ポータブルラジオ受信機やCDプレーヤ、ポータブル磁気テーププレーヤ、デジタルオーディオプレーヤ、あるいはPHS、携帯電話機などの電子機器など、乾電池1本乃至2本程度の動作電源電圧を生成する電源回路において、製造が容易で、その消費電力を低減することができるようなDC/DCコンバータに関する。

【0002】

【従来の技術】ポータブルCDプレーヤあるいはポータブル磁気テーププレーヤなどは、通常、乾電池で駆動され、その本数は、1本から2本程度である。したがって、その電源電圧は、1.2Vあるいは2.4V程度でしかない。しかも、この種のポータブル音響装置には、モータが内蔵され、さらに、各種の操作信号を受けて各種回路を動作させるためにマイクロコントローラ(MPU)あるいはマイクロコンピュータ(MCU)とROM等からなる制御回路を有している。PHS、携帯電話機などの携帯用電子機器にあっても、モータは内蔵される代わりにLCD表示装置等が内蔵され、電源から電力供給する回路としてみた場合には、その構成はほぼ同じと言ってよい。

【0003】通常、マイクロコントローラとROM等の

2

制御回路の動作電圧は、3V~5V程度になる。特に、オーディオ回路は、通常、2.4V~3.5V程度の電源電圧で駆動されるが、モータ駆動回路は、それ以上の電圧が必要になる。DCモータ自体の駆動電圧は、低いものでは、1.2Vから2.4V程度、すなわち、電池1本から2本程度のものであるが、消費電力を低減するために、それを駆動するモータ駆動回路にMOSFET回路を用いた場合には高い電圧が必要になる。このことから、この種の装置にあっては、1.5V程度の電圧から所定の電源電圧を生成するDC/DCコンバータが電源回路に設けられる。

【0004】

【発明が解決しようとする課題】特に、ポータブルCDプレーヤあるいはポータブル磁気テーププレーヤ等のオーディオ装置、携帯用電子機器は、長時間駆動が要求されている。長時間駆動を実現するためには内部回路の消費電力の低減を図ることが重要であり、それぞれ低電圧で低電力駆動の回路が開発され、使用されている。また、消費電力の低減の1つとして、この種の装置の電源回路では、無負荷時の消費電力の低減が重要視される。無負荷時の消費電力を抑えるに、通常、電源回路のDC/DCコンバータ等の主要な回路をCMOS回路で構成する。これにより、バイポーラトランジスタで構成した回路よりも無負荷時の消費電力を低減することができる。

【0005】しかし、CMOS回路のDC/DCコンバータは、特別な製造プロセスで製造される場合を除いて、通常の回路では、バイポーラトランジスタよりも動作スレッシュホールド電圧が高いので、特に、低い電源電圧で動作させることが難しい。このような問題を解決するために、スイッチングレギュレータにおいてMOSトランジスタとバイポーラトランジスタとを並列に設けて、起動時にバイポーラトランジスタをスイッチング駆動して昇圧し、出力側が所定の昇圧電圧になったときにMOSトランジスタを駆動する技術の特開平8-186980号「DC/DCコンバータ」として出願人は出願している。しかし、MOSトランジスタとバイポーラトランジスタとをともにIC化した場合には、製造工程がその分多くなるとともに、スイッチング用のトランジスタの場合には面積が比較的大きいバイポーラトランジスタが必要であり、そのためにDC/DCコンバータの回路占有面積が増加する問題がある。この発明の目的は、このような従来技術の問題点を解決するものであって、乾電池1本乃至2本程度の低い電圧レベルで動作可能なMOSトランジスタによるDC/DCコンバータを提供することを目的とする。

【0006】

【課題を解決するための手段】このような目的を達成するこの発明のDC/DCコンバータの構成は、電池からの電力を受けて所定の電圧まで昇圧した電圧の電力を発

50

(3)

3

生して負荷に供給するDC/DCコンバータにおいて、負荷に対して直列あるいは並列に挿入され電池の電源供給ラインに対してスイッチングを行う、寄生バイポーラトランジスタが出力電極側において並列に形成されたMOSトランジスタと、負荷側に出力する電力の一部を受けてこのMOSトランジスタのスイッチングの期間を負荷側の電圧に応じてこの電圧が所定の一定値になるように制御する制御回路と、電池からの電力を受け、制御回路がMOSトランジスタをON/OFFさせることができる所定電圧値より負荷の電圧が低いときに、寄生バイポーラトランジスタをスイッチングさせて負荷側に昇圧電圧を発生させる起動回路とを備えるものである。

【0007】

【作用】このように、負荷に供給する電源電圧がMOSトランジスタをON/OFFさせることができる電圧値以下のとき、寄生バイポーラトランジスタをスイッチングさせて負荷に供給する昇圧電圧を発生させ、昇圧電圧が本来のMOSトランジスタのDC/DCコンバータのスイッチング制御回路を動作させる電圧になると、寄生バイポーラトランジスタ側のスイッチング動作を停止させてMOSトランジスタをスイッチングしてDC/DCコンバータを動作させるので、定常動作状態においては、無負荷時の電力を従来と同様に抑えることができる。しかも、バイポーラトランジスタは、MOSトランジスタとともに形成される寄生バイポーラトランジスタであるので、IC化した場合に占有面積を取らないで済む。なお、起動時の動作は、電圧が低く、短時間の動作であるので、消費電力の増加はほんのわずかである。この場合のMOSトランジスタのDC/DCコンバータは、昇圧電圧を受けて動作するので、従来の高いスレッシュホールドのものであってもよく、特別の製造プロセスで製造するCMOS回路を使用しなくても回路を構成することができる。

【0008】

【実施例】図1は、この発明のDC/DCコンバータを適用した一実施例の携帯用音響機器の電源回路を中心とするブロック図、図2は、そのスイッチング動作をするMOSトランジスタの断面構造図である。図1において、1は、携帯用の音響機器であり、2は、そのDC/DCコンバータ回路、3は、その入力端子であってスイッチ15を介して電池16の正側端子に接続されている。4はその出力端子であって、3.5Vの電源供給ライン18 (Vcc1) に接続されている。入力端子3と出力端子4との間には、電池16からの電源供給ライン (Vcc) 17を経てコイルLとダイオードDとが直列に順次接続されている。コイルLとダイオードDの接続点と接地間には、ドレインソースの順でnチャネルMOSFETのスイッチングトランジスタ5が設けられ、出力端子4側には、コンデンサCが出力端子と接地間に設けられている。

4

【0009】また、出力端子4と接地間には、抵抗R1、R2からなる抵抗分圧回路6が設けられていて、その分圧点Nの電圧が誤差増幅器7に入力され、基準電圧VREFと比較されて、その誤差分が発振/駆動回路8に入力される。発振/駆動回路8は、発振回路8aとブリッドライバー8bとにより構成されている。発振回路8aは、例えば、電圧制御可変周波数発振器 (VCO) を主体として構成され、誤差分に対応する電圧信号に応じて発振周波数が変化する所定のパルス幅のON/OFFパルスを発生し、それをブリッドライバー8bに送出する。ブリッドライバー8bは、それを増幅して駆動パルス (HIGHレベルとLOWレベルに変化するパルス) を発生し、それをスイッチングトランジスタ5のゲート電極に送出する。そこで、発振/駆動回路8の出力信号に応じてトランジスタ5がON/OFFしてこのスイッチングによりコイルLに発生するフライバック電圧が順方向に挿入されたダイオードDに加えられこれを介してコンデンサCが充電されて昇圧電圧が出力端子4に発生する。

【0010】ここで、誤差信号による発振/駆動回路8の周波数は、出力端子4の電圧が誤差を発生しないような方向の電圧になるように変化する。すなわち、出力端子4の電圧が所定の一定値Voより低いときには、その周波数は基準発振周波数より高くなり、高いときにはその周波数は基準発振周波数より低くなる。その結果として、出力端子4の電圧は、分圧点Nの電圧が基準電圧VRに一致するような所定の一定電圧Vo (目標となる出力電圧) に制御される。ここで、誤差増幅器7と発振/駆動回路8とは、出力端子4から電力 (電圧Vcc1) を切換回路10を介して受け、出力端子4の電圧を電源電圧として動作する。しかし、出力端子4側の電圧である電源供給ライン (Vcc1) 18がこれら回路が動作できる電圧VS以上になるまでは切換回路10は、電源供給ライン (Vcc) 17への切換えを行わない (後述)。

【0011】9は、発振/起動回路であって、起動用発振回路9aとブリッドライバー9bとからなる。発振/起動回路9は、装置の起動時にスイッチ15を介して乾電池16から電力の供給を切換回路10を介して受けてスイッチングトランジスタ5とともに形成されるnpnの寄生バイポーラトランジスタ5aをON/OFFする。バイポーラトランジスタ5aがON/OFFするためのスレッシュホールド電圧は、0.5~0.8程度であり、1.5Vの電源電圧で動作する発振/起動回路9の出力でこれをON/OFF制御することができる。その結果、出力端子4には、前記と同様に昇圧された電圧が発生する。なお、乾電池16の+側に直列に挿入された電源スイッチ15は、電源が投入されたときにはONになるマニュアルスイッチである。

【0012】切換回路10は、コンパレータ (COM) 10aとスイッチSW10bとで構成され、電源供給ライン (Vcc1) 18と電池16の電力供給ラインである

50

(4)

5

電源供給ライン (Vcc) 17 とに接続されていて、電力供給の切換えを行う。起動時にはスイッチ SW10b が電源供給ライン (Vcc) 17 (スイッチ 15 側) に切換えられていて発振/起動回路 9 側に電池 16 の電力が供給される。この状態がスイッチ SW10b が OFF の状態であり、それは、コンパレータ (COM) 10 の電圧検出出力がないことによる。そこで、発振/起動回路 9 は、電源スイッチ 15 が ON する電源投入時から乾電池 16 の電力により動作する。コンパレータ 10a は、電源供給ライン (Vcc1) 18 を受けて出力端子 4 の電圧と比較電圧 VSR とを比較して比較電圧 VSR 以上になったときにスイッチ SW10a を ON させてその接続を電力を供給を電源供給ライン (Vcc1) 18 側に切換えて誤差増幅器 7 と発振/駆動回路 8 側に供給する。このときには、発振/起動回路 9 側への電力供給は遮断される。そこで、発振/起動回路 9 の動作が停止する。ただし、この比較電圧 VSR は、前記した誤差増幅器 7 と発振/駆動回路 8 が動作する電圧 VS 以上であって前記一定電圧 Vo より低い値である ($VS \leq VSR < V_o$)。なお、発振/起動回路 9 が動作を停止したときには、その出力が L

【0013】これとは別に、携帯用音響機器では、この DC/DC コンバータ 2 から電力供給を受けるオーディオ信号処理回路 11 と DC モータ駆動回路 (出力回路) 12、そして、マイクロコントローラと ROM 等からなる制御回路 13 等が設けられている。なお、ここでの DC/DC コンバータ 2 は、単独でワンチップ化されるが、前記のオーディオ信号処理回路 11 と DC モータ駆動回路 (出力回路) 12、そして、マイクロコントローラと ROM 等からなる制御回路 13 等の一部の回路とともにワンチップ化されてもよい。

【0014】図 2 は、npn の寄生バイポーラトランジスタ 5a を有する n チャネルのスイッチング MOSFET トランジスタ 5 の断面構造図である。この図 2 の各部の符号を参照して図 3 によりその製造工程について簡単に説明する。図 2 の MOS トランジスタ 5 は、図 3 に示されるように、P-sub (P 型サブストレート) 半導体基板 (以下基板) 20 (図 2 参照。以下同じ) に N⁺ の埋込み層 (B/L) 21 を形成してそれを熱拡散させ、埋込み層 (B/L) 21 の上部に P 領域 22 を形成するために埋込み層 (B/L) 21 の表面側に P⁺ 打込みあるいは塗布する。このときと同時に埋込み層 (B/L) 21 に隣接してこれの周囲に P アイソレーション (素子分離層 ISO) を形成するためにその領域にも P⁺ イオンを打込みあるいは塗布する (工程 (A))。次に、P のエピタキシャル成長 (Epi) により、埋込み層 (B/L) 21 と素子分離のための立上げ P 層 (L/I)、

6

そして埋込み層 (B/L) 21 の上部に立上げた P 領域 (L/I) をそれぞれ形成する (工程 (B))。次に、P 領域 22 として形成される領域に対応する P 領域 (L/I) と、P-sub 基板 20 上の P アイソレーション形成領域とを除いた部分の表面を酸化膜で覆って、前記の各領域上部に P⁺ 打込みあるいは塗布し、さらに P 領域 (L/I) の周囲表面を除いて酸化膜で覆って P 領域 (L/I) の周囲表面に N⁺ イオンを打込みあるいは塗布する。その後に熱拡散させて N⁺ イオンを打込んだ領域を N⁺ のコレクタウオール (C/W) 23 とし、その外側に P アイソレーション (ISO)、そして P 領域 (L/I) 領域の上部に P アイソレーション (ISO) と同じ層をそれぞれ形成する (工程 (C))。これにより P 領域 22 が形成され、形成された P 領域 22 は、このコレクタウオールとしての拡散分離領域 23 が P 領域 22 に対して平面からみて円形あるいは矩形の側面外周のウオールとなり、N⁺ の埋込み層 21 が底面となるウエル領域として形成される。

【0015】この P 領域 22 のウエル領域の上部表面には、N⁺ のドレイン領域 24、そして N⁺ のソース領域 25 が形成され、n チャネル形成領域を挟んで形成される。さらに、ドレイン領域 24 に隣接して P⁺ のバックゲート取出領域 26 が形成される (工程 (D))。そして、図 2 に示すように、それぞれの領域には、さらに上部にトランジスタとして電極が取り出される A1 の金属配線層 24a、25a、26a が形成される。なお、27 は、金属酸化膜であり、28 は、その上部に設けられたゲート電極である。また、コレクタウオールの P⁺ 領域 23 の上部には P⁺ の取出領域 23b が形成されている。29 は、絶縁酸化膜であり、30 は、PSG の層間絶縁層である。なお、図 2 では素子分離層 (ISO) は図示されていない。図 2 に点線で示すように、寄生バイポーラトランジスタ 5a の構造は、npn トランジスタとしてラテラルトランジスタの一般的な構造のものが形成される。すなわち、点線で示すように、ドレイン領域 24 をコレクタとし、ソース領域 25 をエミッタとし、バックゲート取出領域をベース取出領域としてドレイン領域 24 とソース領域 25 との間に形成された P⁻ 領域をベースとした寄生トランジスタが形成される。

【0016】次にこの DC/DC コンバータの全体的な動作を説明する。電源スイッチ 15 が投入されると、切換回路 10 を介して発振/起動回路 9 に電池から電力が供給されて、この回路の発振出力により寄生バイポーラトランジスタ 5a が ON/OFF されて、出力端子 4 に昇圧電圧が発生してこの電圧が上昇して電圧が VSR 以上になると、切換回路 10 が前記した電力供給の切換えを行い、誤差増幅器 7 と発振/駆動回路 8 とが動作して MOS トランジスタ 5 が ON/OFF して出力電圧 Vo に向かって上昇する電圧が発生する。そして、出力端子 4 の電圧が VSR 以上になったときには発振/起動回路 9 の動

(5)

7

作が停止してバイポーラトランジスタ5aがOFFして、その動作が停止する。このとき、MOSトランジスタ5のバックゲートは、ソース電極と同じようにグランドGNDラインに接続される。そして、出力端子4の電圧の上昇に応じて誤差増幅器7からの誤差信号が発生し、これによりON/OFF駆動パルスの周波数がMOSトランジスタ5のON/OFFが制御されて、出力電圧が一定電圧Voになるように制御される。

【0017】以上説明してきたが、発振/起動回路9は、発振回路としてリング発振回路をであってもよく、また、発振/駆動回路8はPWM制御回路であってもよい。リング発振回路(半導体の発振回路)は、いわゆるシフトレジスタで構成されるリングカウンタにより1ビットをシフトさせて所定の周期でパルスが発生する。また、PWM制御回路を使用することにより、誤差信号に応じたパルス幅のパルスが発生してトランジスタ5aのON/OFFが制御される。これにより出力電圧が基準電出力電圧になるようにPWMスイッチングレギュレーション制御を行う。このようなPWM制御回路は、通常、三角波発生回路とコンパレータで構成することができる。

【0018】実施例では、寄生バイポーラトランジスタ5aを有するMOSトランジスタ5が負荷に対して並列に挿入されているが、このMOSトランジスタを負荷に対して直列に設けてもよいことはもちろんである。また、MOSトランジスタは、nチャネルの例を挙げているが、pチャネルのものであってもよいことはもちろんである。

【0019】

【発明の効果】以上説明してきたように、この発明においては、負荷に供給する電源電圧がMOSトランジスタをON/OFFさせることができる電圧値以下のとき、寄生バイポーラトランジスタをスイッチングさせて負荷に供給する昇圧電圧を発生させ、昇圧電圧が本来のMO

8

SトランジスタのDC/DCコンバータのスイッチング制御回路を動作させる電圧になると、寄生バイポーラトランジスタ側のスイッチング動作を停止させてMOSトランジスタをスイッチングしてDC/DCコンバータを動作させるので、定常動作状態においては、無負荷時の電力を従来と同様に抑えることができる。しかも、バイポーラトランジスタは、MOSトランジスタとともに形成される寄生バイポーラトランジスタであるので、IC化した場合に占有面積を取らないで済む。この場合のMOSトランジスタのDC/DCコンバータは、昇圧電圧を受けて動作するので、従来の高いスレッシュホールドのものであってもよく、特別の製造プロセスで製造するCMOS回路を使用しないでも回路を構成することができる。

【図面の簡単な説明】

【図1】図1は、この発明のDC/DCコンバータを適用した一実施例の携帯用音響機器の電源回路を中心とするブロック図である。

【図2】図2は、そのスイッチング動作をするMOSトランジスタの断面構造図である。

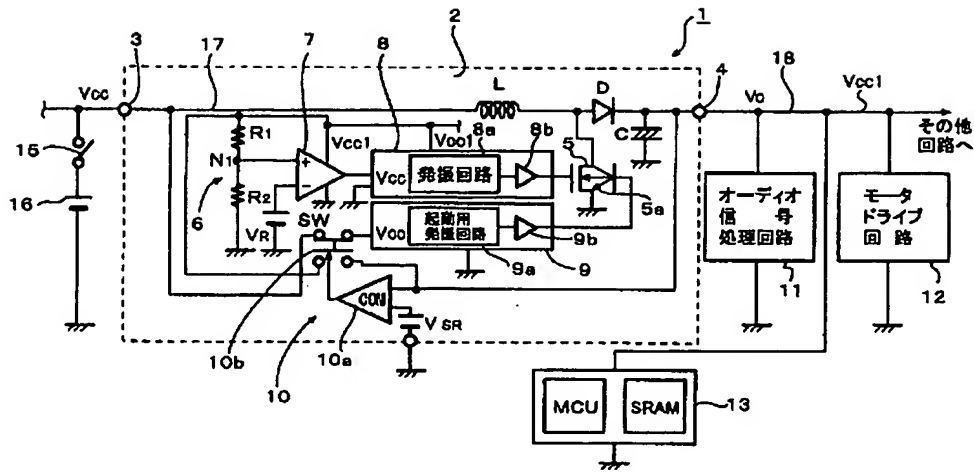
【図3】図3は、図2の断面構造を持つ半導体装置の製造工程についての説明図である。

【符号の説明】

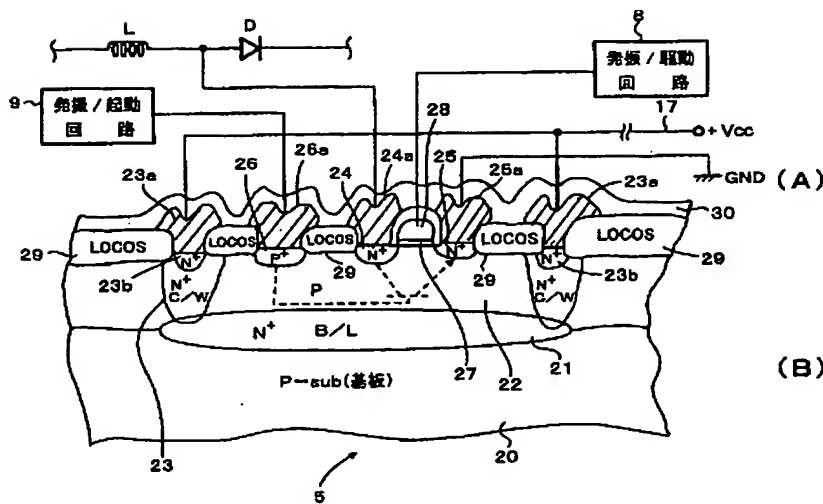
1…携帯用の音響機器、2…DC/DCコンバータ回路、3…入力端子、4…出力端子、5…スイッチングトランジスタ、6…抵抗分圧回路、7…誤差増幅器、8…発振/駆動回路、8a…発振回路、8b…プリドライバ、9…発振/起動回路、10…コンパレータ、9a…起動用発振回路、9b…プリドライバ、11…オーディオ信号処理回路、12…DCモータ駆動回路、13…制御回路、15…電源スイッチ、16…電池、5…nチャネルMOSFETトランジスタ、5a…npnバイポーラトランジスタ。

(6)

【図1】



【図2】



【図3】

